



## **PROJETO DE CIRCUITOS INTEGRADOS PARA AUXÍLIO ÀS AULAS PRÁTICAS DE LABORATÓRIO DE ELETRÔNICA**

**Lucas Cielo Borin** – lucas.borin@ecomp.ufsm.br  
Universidade Federal de Santa Maria  
Avenida Rodolfo Behr 320, apto 202  
97105-440 – Santa Maria – Rio Grande do Sul

**Vanessa Cassenote** – vanessacassenote.92@gmail.com  
Universidade Federal de Santa Maria  
Avenida Rodolfo Behr 320, apto 201  
97105-440 – Santa Maria – Rio Grande do Sul

**Denise Rosa Meneghel** – denise.meneghel@ecomp.ufsm.br  
Universidade Federal de Santa Maria  
Rua Silva Jardim 1970, apto 204  
97010-492 – Santa Maria – Rio Grande do Sul

**Augusto Gouveia Weber** – augusto.weber@ecomp.ufsm.br  
Universidade Federal de Santa Maria  
Avenida Roraima 1000  
97105-900 – Santa Maria – Rio Grande do Sul

**Felipe Dalla Porta de Souza** – fedps27@gmail.com  
Universidade Federal de Santa Maria  
Rua Farroupilha 225  
97095-170 – Santa Maria – Rio Grande do Sul

**Cesar Augusto Prior** – cesar.prior@ufsm.br  
Universidade Federal de Santa Maria  
Avenida Roraima 1000  
97105-900 – Santa Maria – Rio Grande do Sul

**Resumo:** *Este trabalho apresenta um circuito integrado (CI) desenvolvido durante os cursos de concepção de CIs visando inovação no modelo de ensino e aprendizagem, além de contribuir para o exercício de práticas de laboratório de eletrônica para engenharias e afins. A metodologia utilizada compreende as etapas de concepção, projeto, implementação e aplicação (CDIO). O CI contém circuitos como portas lógicas, flip-flops, amplificadores operacionais, transistores MOSFET, TJB, diodos entre outros. Além disso, foi desenvolvido um aplicativo para dispositivos móveis onde será possível visualizar suas configurações e sugestões de experiências. Assim, reduz-se a complexidade da montagem de circuitos, moderniza-se o ambiente de laboratório e estimula-se o aprendizado cognitivo e intuitivo através da construção coparticipativa entre alunos, professores e técnicos.*

**Palavras-chave:** *CI, Práticas de laboratório, Eletrônica analógica, Eletrônica digital.*

Organização



**UDESC**  
UNIVERSIDADE  
DO ESTADO DE  
SANTA CATARINA



Promoção





## 1. INTRODUÇÃO E MOTIVAÇÃO

Estamos vivendo na era da tecnologia e da informação. Para todo lugar que se observa, existem os mais diversos aparelhos eletrônicos que nos auxiliam nas tarefas diárias. Todo dispositivo eletrônico é composto na sua estrutura de construção por materiais semicondutores, sendo os mais recentes produzidos com uma tecnologia CMOS com canal de 10 nm (SAMSUNG, 2016). Atualmente, a demanda na fabricação de transistores é gigante, um dos mais modernos processadores presente no mercado, o *Intel core i7-6950X*, contém em seu *die* aproximadamente 4,7 bilhões de transistores a uma tecnologia de 14 nm (CIPOLI, 2016).

Observada essa rápida evolução tecnológica, foi concebida uma pesquisa de campo com professores e técnicos da Universidade Federal de Santa Maria sobre aulas práticas e experiências em laboratório que envolvem esse assunto. Foi constatado que a presença de novos materiais e dispositivos é muito importante, já que a tecnologia se torna obsoleta com rapidez (ESTRELLA, 2017). Logo, para manter as práticas de laboratório condizentes com os conteúdos abordados em aula, e com tecnologias de fabricação mais modernas, surgiu a necessidade de investimento contínuo em novos componentes e circuitos eletrônicos para as práticas educacionais de laboratório, como também para as práticas de estudo, projeto, treinamento e atualização constante na área de circuitos integrados.

O *chip* é um circuito integrado de propósito geral desenvolvido no intuito de ser uma alternativa para auxiliar professores e alunos durante aulas em laboratório que exijam uso de circuitos, tanto analógicos quanto digitais. O *chip* contém em seus circuitos integrados, um conjunto de portas lógicas com as quais pode-se implementar funções lógicas combinacionais e ou sequências, para auxílio às disciplinas de circuitos digitais, bem como, um conjunto de dispositivos eletrônicos como transistores, diodos, capacitores e resistores, amplificador operacional, referência de tensão, para estudo, caracterização e uso de componentes e circuitos de um determinado processo de fabricação nas aulas de eletrônica.

## 2. METODOLOGIA

Através de uma pesquisa concebida com alunos, professores e técnicos dos cursos de engenharia elétrica e de computação, demandada pelas dificuldades de gestão e disponibilidade de material didático para o ensino em laboratório, surgiu então a proposta de que todos participassem no projeto e desenvolvimento de um circuito integrado próprio, que contemplasse as necessidades destes materiais para laboratório, bem como a participação de alunos, professores e técnicos na elaboração deste material, fechando assim um círculo de ensino, pesquisa e extensão, onde todos poderiam compreender melhor e praticar as etapas envolvidas no fluxo de projeto, no uso e na caracterização de dispositivos e componentes eletrônicos.

Tendo a ideia delineada, partiu-se para a escolha dos circuitos que comporiam o chip. Essa escolha foi feita com base nas disciplinas que abordam circuitos digitais, elétricos e eletrônicos. Assim definiu-se que o chip possuiria circuitos analógicos, digitais e uma memória.

O projeto dos circuitos ficaria por conta dos alunos cursantes de disciplinas mais avançadas e a utilização por conta dos alunos das disciplinas básicas de formação, havendo no intermédio disto uma passagem gradual da experiência adquirida pelos grupos mais



avançados aos mais novos, visando um constante aprimoramento, acumulação e renovação dos conhecimentos.

## 2.1. Definições do projeto

Para o desenvolvimento do projeto, dividiu-se a equipe em três, sendo cada grupo responsável por um tipo de circuito escolhido. Para unir todos esses circuitos em um único chip, estabeleceu-se que seriam necessários 40 pinos para contemplar todas as funções. Para o encapsulamento do circuito integrado foi escolhido um DIP40, pois este é mais fácil de acoplar em *protoboards*. Além disso, foi estabelecida uma estratégia para a otimização da utilização dos pinos, já que o número de pinos disponíveis é menor do que o número de pinos exigidos para todos os circuitos contidos no projeto. Assim, determinou-se que seriam incluídos multiplexadores nas entradas e saídas. Deste modo, foi criado um controle com 4 pinos para selecionar os circuitos projetados. Por fim, foi estabelecido pela equipe a tecnologia disponível que o circuito integrado seria projetado, em 180 nm.

Ao final, a proposta não é apenas possuir o *chip* para utilização em laboratório, mas também fornecer ferramentas auxiliares como um *datasheet*, notas de aplicação contendo sugestões de experimentos e a criação de um aplicativo que disponibilize na rede de forma compartilhada os recursos desenvolvidos.

## 3. CONCEPÇÃO DO CIRCUITO

### 3.1. Circuitos analógicos

Na primeira versão da concepção deste projeto, foi adotada a tecnologia de processo de fabricação IBM180® de 180 nm através da MOSIS.

Após definição dos pinos e do processo de fabricação, foram escolhidos os circuitos que fariam parte da composição do *chip* com base na bibliografia das disciplinas envolvidas. Na metade analógica, o usuário desfruta de transistores CMOS, transistores TJB, diodos, amplificadores operacionais, circuitos referência de tensão e osciladores.

Os amplificadores operacionais, também chamados de ampops, possuem uma versatilidade muito grande, podendo ser usados para fins de amplificação de tensão. Como alguns exemplos de aplicação, pode-se citar: diferenciadores e integradores (SEDRA & SMITH, 2007).

Foram projetados 2 ampops com topologias diferentes, um *single-ended folded-cascode* e um amplificador diferencial de dois estágios, cada um utilizando 2 pinos de entrada, 1 pino para a saída e 2 pinos de alimentação, os mesmos que alimentam os circuitos digitais. Foram definidas como especificações possuir uma tensão de alimentação de 1,8 V, uma corrente de referência de 3  $\mu$ A, ter 0,9 V na saída, um ganho em torno de 60 dB, manter as condições de estabilidade e suportar uma variação de tensão de 10% para mais e para menos, sem que os transistores saiam de saturação. Foi também utilizada uma topologia de *folded-cascode*, pois os níveis de modo comum da entrada e da saída podem ser escolhidos idênticos sem mitigar o *swing* da saída e que quando comparados aos ampops *telescopic cascodes* eles podem acomodar um intervalo de modo comum maior (RAZAVI, 2016).

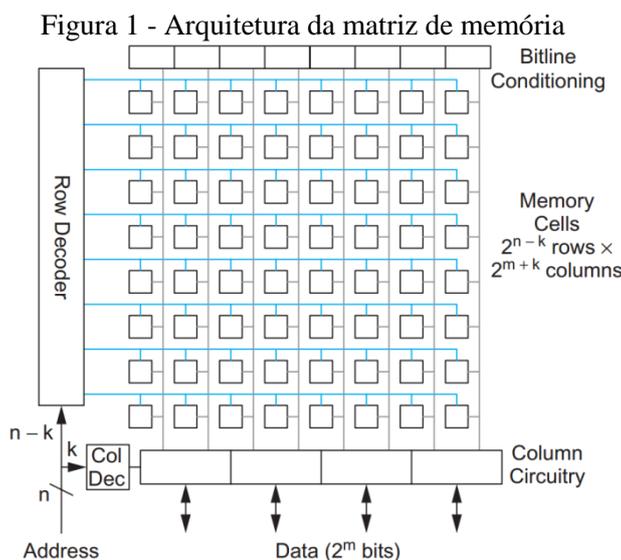
Outra topologia, é de um amplificador operacional diferencial de 2 estágios que tem como principais vantagens a simplicidade e pode ser implementado em uma pequena área de silício do CI, sendo indicado principalmente para controlar somente uma pequena carga capacitiva como, por exemplo, circuitos de capacitores chaveados (SEDRA & SMITH, 2007).



### 3.2. Memória SRAM

Paralelamente à construção do circuito analógico, foi desenvolvida uma célula de memória SRAM, criada a partir de uma matriz de 1 Kbyte com operação de leitura ou escrita em 1 ciclo. Podendo ser expandida tanto em tamanho quanto em quantidade de portas de leitura e/ou escrita, possibilitando assim, uma quantidade maior de acessos de dados por ciclo. Essa memória SRAM tem como finalidade auxiliar os alunos na implementação de e desenvolvimento de um processador, sendo necessários poucos sinais de controle para sua operação. Uma célula SRAM é composta por uma matriz de linhas e colunas, onde o dado decodificado do endereço da matriz passa para o barramento de dados na operação de leitura e através do mesmo barramento o dado vai para a matriz na operação de escrita como visto na “Figura 1”.

Em comparação com a memória DRAM, por exemplo, sua estrutura de armazenamento do dado é mais complexa, uma vez que utiliza 4 transistores, sua resposta é mais rápida, e seu controle é mais simples, fazendo com que o desenvolvimento manual do circuito de controle, seja mais rápido e fácil de solucionar. O circuito utiliza 10 pinos para o endereçamento, 8 para dados, sendo entrada e saída pelo mesmo pino, 1 de sinal de relógio, 1 de sinal de escrita e 1 de habilitação da memória.



### 3.3. Circuitos digitais

Na parte digital foram implementadas um conjunto de portas lógicas básicas, *flip-flops*, e circuitos dedicados como somadores, comparadores, geradores de paridade e decodificadores, de maneira que o acesso a eles seja de forma independente por meio do uso de multiplexadores. Possui 16 pinos para os dados de entrada e saída, são estes os pinos DI[0..7] e DO[0..7], abreviação para *Digital Data Input* e *Digital Data Output*, respectivamente.

Ademais, também são utilizados 3 pinos para controle denominados S[2..0], abreviação para *Select*, que administram os multiplexadores contidos nas entradas e saídas. O pino restante é o sinal de *clock*, necessário para os *flip-flops* implementados.

A partir do valor de controle *Select* inserido, os multiplexadores contidos nas entradas do circuito ativam um ou mais blocos das células já definidas. Assim sendo, enquanto um bloco estiver ativo, os outros estarão isolados eletricamente, evitando a existência de parasitas que possam interferir nos resultados. De mesmo modo, os multiplexadores contidos nas saídas selecionam os blocos desejados para externar os resultados. Por exemplo, se existe um determinado sinal que deve ser aplicado uma lógica de negação completa, deve-se configurar



os multiplexadores de maneira que o *hardware* que executa a função inversora seja ativado e faça com que o sinal alcance as saídas do circuito.

Tabela 1 - Descrição das operações digitais ativadas em razão dos bits de seleção dos multiplexadores.

S	Operações
000	8 portas inversoras
001	4 portas NAND
010	4 portas NOR
011	4 portas XOR
100	4 <i>Flip-Flops</i> JK tipo <i>master-slave</i>
101	Circuito de Paridade e <i>Display</i> 7 Segmentos
110	Somador sem <i>carry in</i> e comparador de 4 bits
111	Somador com <i>carry in</i> e comparador de 4 bits

Na "Tabela 1" são descritos os circuitos digitais presentes no interior do chip. Cada circuito interpreta os bits de dados de entrada de maneira distinta, dependendo da função selecionada. Circuitos como somador e comparador interpretam os pinos de entrada de dados como dois valores de 4 bits enquanto o circuito de paridade lê como um único valor de 8 bits. As portas lógicas apenas interpretam cada pino como um valor bit a bit. A “Tabela 2” mostra o que ocorre nos pinos de saída a partir do controle dos multiplexadores.

Tabela 2 - Valores dos pinos de saída em razão da mudança dos valores de seleção de controle.

S	DO0	DO1	DO2	DO3	DO4	DO5	DO6	DO7
000	$\overline{DI0}$	$\overline{DI1}$	$\overline{DI2}$	$\overline{DI3}$	$\overline{DI4}$	$\overline{DI5}$	$\overline{DI6}$	$\overline{DI7}$
001	$\overline{DI0 * DI1}$	$DI0 * DI1$	$\overline{DI2 * DI3}$	$DI2 * DI3$	$\overline{DI4 * DI5}$	$DI4 * DI5$	$\overline{DI6 * DI7}$	$DI6 * DI7$
010	$\overline{DI0 + DI1}$	$DI0 + DI1$	$\overline{DI2 + DI3}$	$DI2 + DI3$	$\overline{DI4 + DI5}$	$DI4 + DI5$	$\overline{DI6 + DI7}$	$DI6 + DI7$
011	$DI0 \neq DI1$	$\overline{DI0 \neq DI1}$	$DI2 \neq DI3$	$\overline{DI2 \neq DI3}$	$DI4 \neq DI5$	$\overline{DI4 \neq DI5}$	$DI6 \neq DI7$	$\overline{DI6 \neq DI7}$
100	Q0	$\overline{Q0}$	Q1	$\overline{Q1}$	Q2	$\overline{Q2}$	Q3	$\overline{Q3}$
101	PAR	A	B	C	D	E	F	G
110	CARRY_O	SUM[3]	SUM[2]	SUM[1]	SUM[0]	$A < B$	$A = B$	$A > B$
111	CARRY_O	SUM[3]	SUM[2]	SUM[1]	SUM[0]	$A < B$	$A = B$	$A > B$

Após a validação dos testes, a ferramenta também permite que seja desenvolvida a montagem do leiaute do circuito e o encapsulamento nos *pads*.

### 3.4. Ferramenta Cadence®, testes e simulações

Para o projeto do CI, foi utilizada a suíte de ferramentas da *Cadence*, *Virtuoso Schematic*, *Layout* e *Spectre simulator*.

O fluxo de projeto passou pela concepção elétrica no nível de transistores, a simulação e testes elétricos e de variabilidade, a criação dos leiautes, os testes para regras de projeto em leiaute, a extração elétrica do leiaute e a ressimulação, bem como o planejamento e posicionamento dos *pads*.

### 3.5. Material Didático

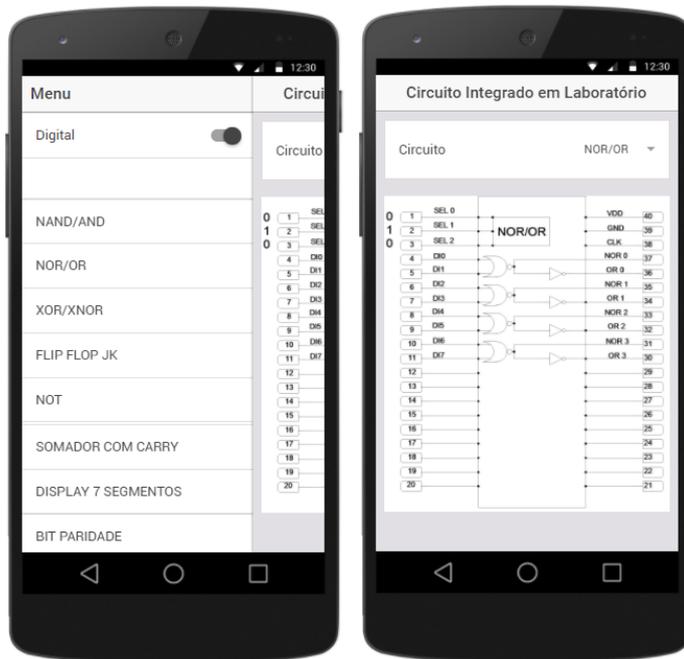
O material didático que auxiliará os alunos para o uso do CI, contará com um *datasheet* contendo todas as informações funcionais e elétricas do CI. A “Figura 2” mostra a proposta da ferramenta.

O aluno poderá verificar as instruções sobre a montagem física que o conjunto necessita para funcionar, tais como alimentação e configuração dos pinos. Ao escolher determinada



função lógica, o aplicativo exibe a configuração seletora que deve acionar para utilizar os circuitos que deseja.

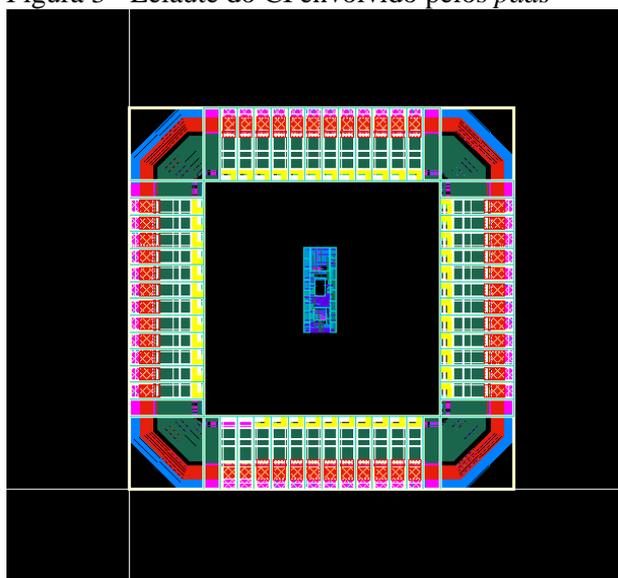
Figura 2 - Telas do aplicativo com instruções de uso



#### 4. RESULTADOS

O projeto do CI encontra-se com o projeto elétrico e leiaute concluído, conforme "Figura 3" e aguarda disponibilidade financeira para fabricação. O material didático encontra-se em fase de desenvolvimento, e também está em preparação um conjunto de testes e ensaios de bancada para caracterização do CI.

Figura 3 - Leiaute do CI envolvido pelos pads





Uma extensão do material didático já proposto é a criação de um módulo que possa ser acoplado em ambiente de simulação em outras ferramentas como simuladores SPICE, criando assim um ambiente virtual compatível com outras ferramentas de simulação, que poderiam incluir o uso de instrumentação virtual, fontes de alimentação, geradores de sinais, osciloscópios, entre outros. Também este ambiente virtual poderá estar disponível *online* e permitiria ao aluno um estudo prévio para as aulas práticas.

## 5. CONCLUSÃO

Neste trabalho desenvolveu-se o projeto e implementação de circuitos integrados para utilização em aulas práticas de laboratório de eletrônica, envolvendo alunos, professores e técnicos num contexto de pesquisa, ensino e extensão.

Através destas iniciativas um grande número de estudantes de graduação e pós-graduação estão interagindo, aprimorando e compartilhando conhecimentos de forma mais pragmática e assim também, aprendendo - fazendo - ensinando.

Além disso, a continuidade do projeto abre a perspectiva para que novos participantes e ou novos projetos possam ser implementados em novas versões, realimentando o sistema e os participantes.

## REFERÊNCIAS BIBLIOGRÁFICAS

### *Livros:*

IDOETA, Ivan V. e CAPUANO, Francisco G. Elementos de eletrônica digital, 40ª Edição, Editora Érica Ltda., 1984.

MELO, Mairton, Eletrônica digital, Makron Books, 1993.

RAZAVI, B. Design of Analog CMOS Integrated Circuits, 2ª edição, McGraw-Hill Education, 2016.

SEDRA, Adel S. e SMITH, Kenneth C. Microeletrônica, 4ª Edição, Makron Books, 2000.

SEDRA, A.; SMITH, K. Microeletrônica, 5ª edição, Prentice Hall, 2007.

SMITH, Michael J. S. Application-specific integrated circuits, Addison Wesley Longman Inc., 1997.

WESTE, Neil H. E. e HARRIS, David M. CMOS VLSI design a circuits and systems perspective, 4ª edição, Pearson Education, 2011.

### *Internet:*

CDIO. **Citação de referência para concepção, projeto, implementação e aplicação**  
Disponível em <[www.cdio.org](http://www.cdio.org)> Acesso em 13 de Julho de 2017

CIPOLI, P. **Citação de referência para Intel Core i7-6950X.** Disponível em  
<<https://canaltech.com.br/materia/processador/tudo-que-voce-precisa-saber-sobre-o-intel-core-i7-6950x-e-seus-10-nucleos-69693/>> Acesso em 04 maio 2017



ESTRELLA, C. F. **Citação de referência para tecnologia se torna obsoleta com rapidez.** Disponível em <<http://ontheroad.adrenaline.uol.com.br/2017/01/09/47687/-lei-do-moore-nao-morreu-diz-intel-cpus-cannon-lake-de-10-nm-chegam-em-2017/>> Acesso em 05 maio 2017

SAMSUNG. **Citação de referência para tecnologia cmos de 10 nm.** Disponível em <<https://news.samsung.com/global/samsung-starts-industrys-first-mass-production-of-system-on-chip-with-10-nanometer-finfet-technology>> Acesso em 04 maio 2017

## **INTEGRATED CIRCUITS PROJECT TO SUPPORT PRACTICE LABORATORY CLASS IN ENGINEERING COURSES.**

**Abstract:** *This article presents a integrated circuit (CI) developed during CIs conception courses looking for teaching and learning innovation, also contributing to electronic laboratory practices in engineering courses and related. The methodology used comprise the steps of conceive, design, implement and operate (CDIO). The CI presents circuits like logic gates, flip-flops, amplifiers, MOSFET and TJB transistors, diodes among others. In addition, a mobile app has been developed where the user can view the settings and experience suggestions. This reduces the complexity of circuit assembly, modernizes the laboratory environment, and stimulates cognitive and intuitive learning through cooperative construction among students, teachers, and technicians.*

**Key-words:** *IC, Electronic practices, Analogic electronic, Digital electronic.*

Organização



Promoção

