

FPGA PARA TODOS: UM PROJETO PARA A DISSEMINAÇÃO DA TECNOLOGIA DE LÓGICA PROGRAMÁVEL

Francisco Édson Nogueira de Mélo – emelo@ifsc.edu.br

Instituto Federal de Santa Catarina, Departamento Acadêmico de Metal-Mecânica
Avenida Mauro Ramos, 950 – Centro
88020-300 – Florianópolis – Santa Catarina

Roberto Alexandre Dias – roberto@ifsc.edu.br

Instituto Federal de Santa Catarina, Departamento Acadêmico de Metal-Mecânica
Avenida Mauro Ramos, 950 – Centro
88020-300 – Florianópolis – Santa Catarina

Reginaldo Steinbach – reginaldo.ifsc@gmail.com

Instituto Federal de Santa Catarina, Mestrado Profissional em Mecatrônica,
Departamento Acadêmico de Metal-Mecânica
Avenida Mauro Ramos, 950 – Centro
88020-300 – Florianópolis – Santa Catarina

Resumo: Neste artigo apresenta-se a evolução do ensino de Lógica Programável no IFSC, ministrado em cursos de nível superior e médio. Esta experiência possibilitou a proposta de uma plataforma integrada de apoio ao ensino de Lógica Programável, baseado em um conjunto de três iniciativas: um curso introdutório; um sistema modular de kits didáticos e um portal de internet. Esta proposta começa agora a ser implementada na forma de um projeto financiado pelo Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) chamado “FPGA para Todos”.

Palavras-chave: Lógica Programável, FPGA, Kits didáticos

1 INTRODUÇÃO

A tecnologia de Lógica Programável tem apresentado, ao longo dos últimos anos, um crescimento muito expressivo em diversos aspectos, seja pela característica de integração, intrínseca a essa tecnologia, além do desenvolvimento de soluções tecnológicas que agregaram mais funcionalidades aos componentes, possibilitando a um grande número de empresas a sua aplicação em projetos de produtos, das mais diversas áreas. Essa tendência de crescimento pode ser observada através de pesquisas que apontaram que o mercado de PLD (de “Programmable Logic Device”) movimentou em 2010 cerca de 3,5 bilhões de dólares e a expectativa é que em 2016 este número chegue a 9,6 bilhões (WINTERGREEN RESEARCH INC, 2011).

Como o projeto de equipamentos eletrônicos portáteis vem se tornando mais desafiador, pela exigência de agregar cada vez mais funcionalidades aos dispositivos, um melhor desempenho é essencial para garantir vantagem competitiva.

Mesmo com este avanço mercadológico dos **Dispositivos Lógicos Programáveis**, constata-se que as instituições de ensino nacionais, seja em nível superior ou médio, não tem conseguido atender a demanda de formação de profissionais qualificados a desenvolver soluções com esta tecnologia. A grande maioria dos cursos na área de engenharia, seja da área elétrica ou eletrônica, tem abordado este assunto de forma superficial, mais a título de exemplo, e como uma disciplina das fases mais finais dos cursos.

Neste artigo serão abordados, além dos conceitos relacionados a esta tecnologia, os esforços realizados no IFSC, quanto à disseminação desta tecnologia, nos vários níveis de

ensino. Também será apresentado um projeto em execução, com financiamento do CNPq, que visa a criar uma plataforma de disseminação desta tecnologia, no meio acadêmico nacional.

2 DISPOSITIVOS LÓGICOS PROGRAMÁVEIS

Segundo a Xilinx (XILINX INC, 2011), podemos classificar Dispositivos Lógicos em duas grandes categorias:

Lógica Fixa: Como o nome sugere, são dispositivos cuja função lógica é definida no momento da fabricação, não podendo esta ser alterada. Fazem parte desta categoria os dispositivos ASIC (de “*Application Specific Integrated Circuit*”), que são concebidos e construídos, desde a sua máscara de silício, com uma finalidade pré-definida, imutável. Como os ASIC têm um altíssimo custo de desenvolvimento, sua utilização só é justificada para uma produção em larga escala.

Lógica Programável: Os PLDs permitem o um desenvolvimento mais dinâmico, pois o comportamento do dispositivo lógico pode ser projetado através de uma IDE (de “*Integrated Development Environment*”), ou seja, um software de desenvolvimento e testada no mesmo instante diretamente no dispositivo, e este dispositivo é exatamente igual ao que será utilizado na produção do equipamento. Por estas características o PLD tornou-se, imediatamente, uma solução para a integração de projetos, em sistemas de menor escala de produção.

Podem-se classificar os PLDs em três categorias, quanto à complexidade:

- **SPLDs** (de “*Simple Programmable Logic Devices*”) - Um SPLD é um dispositivo de baixa capacidade de lógica, constituído basicamente, por uma matriz de lógica programável do tipo E-OU e, nos dispositivos do tipo GAL de (de “*Generic Array Logic*”), macrocélulas de controle de saída, com um dispositivo de registro e recursos como inversão de lógica, realimentação de saída, e outros.
- **CPLDs:** (de “*Complex Programmable Logic Devices*”) - Um CPLD é um dispositivo de maior capacidade (tipicamente, até 10.000 portas equivalentes), e integra um conjunto de blocos matriciais de lógica, cada um composto por um conjunto de macrocélulas lógicas, e ainda uma estrutura de interconexão entre os blocos de lógica e blocos de controle de Entrada e Saída.
- **FPGAs:** (de “*Field Programmable Gate Arrays*”) - FPGAs estão no topo de evolução dos PLDs, e são, a princípio, construídos a partir de uma composição matricial de blocos de lógica, segmentos de conexão, chaves de interconexão e blocos de controle de E/S. Componentes mais recentes incluem estruturas adicionais, como memórias, microprocessadores, e outros.

2.1 Aplicação de Dispositivos Lógicos Programáveis

Desde que integra em um único componente, com altíssima densidade, uma grande quantidade de circuitos lógicos, um PLD é a solução cada vez mais adotada em sistemas digitais, dos mais simples aos mais complexos. Entre diversos exemplos que poderiam ser citados:

- SPLDs e CPLDs são progressivamente utilizados em dispositivos de consumo para a compactação de circuitos de comando e controle;
- FPGAs permitem a construção de complexos sistemas em áreas como telecomunicações, sistemas embarcados, equipamentos médicos, e muitas outras.

É interessante observar que um único FPGA permite a implementação, em seus blocos lógicos, de diversos microprocessadores ou microcontroladores de um sistema embarcado.

Aqui, convém ressaltar um aspecto que marca a distinção na aplicação de microcontroladores e FPGAs: neste último, uma grande quantidade de processos ocorre de

modo concorrente (simultâneo), enquanto um microcontrolador executa sequencialmente um conjunto de instruções em um programa.

2.2 Principais Fornecedores de Componentes

A Xilinx e a ALTERA dominam o mercado de PLDs, com uma fatia superior a 86%, (MITRA, 2011), deixando o restante dele para fabricantes como a Lattice Semicondutor, Actronyx, Actel e Tabula. Os dois líderes do mercado competem com soluções similares de componentes de alto desempenho, placas de desenvolvimento e avaliação, software de desenvolvimento e propriedades intelectuais.

2.3 Fluxograma de Projeto de um PLD

O desenvolvimento de um projeto em PLD passa por uma sequência de etapas (Figura 1), desde a especificação detalhada do seu objetivo até a sua finalização, quando estará pronto para uma linha de produção. Ao longo do fluxo de projeto, a verificação de um erro, ou a necessidade de atender a uma modificação da especificação pode impor um retorno ao estágio inicial de entrada do projeto. Este retrocesso pode ser custoso e, portanto é importante que a especificação e o desenvolvimento de cada etapa de projeto sejam acuradamente executadas.

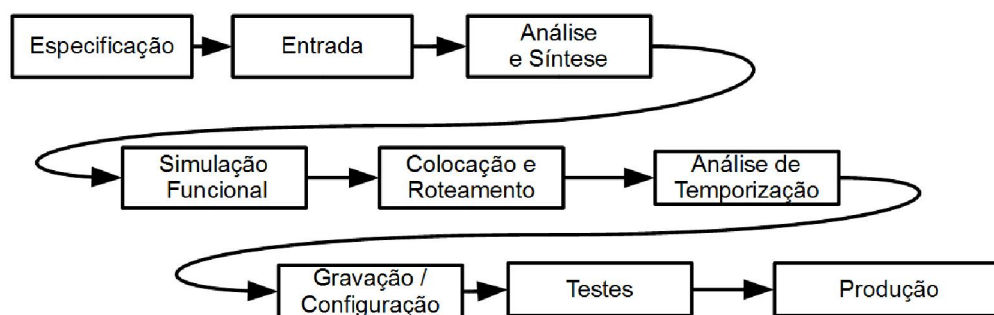


Figura 1: Etapas de um projeto com PLD

2.4 Ferramentas de Desenvolvimento

Existem hoje no mercado varias ferramentas de desenvolvimento para PLDs. Estas ferramentas podem ser oferecidas pelos fabricantes dos componentes, ou de empresas como Sigasi, a Synopsys e a MentorGraphics, que produzem soluções especializadas para determinadas etapas do processo, como a codificação em VHDL, a síntese lógica, a simulação e a verificação do código. Além disso, os fabricantes de componentes, como Xilinx, ALTERA e Lattice Semiconductors oferecem, além das soluções proprietárias para o desenvolvimento, a opção de incorporar soluções de terceiros, atendendo às necessidades e conveniências de seus usuários. A ALTERA, por exemplo, descontinuou sua solução proprietária para simulação, e incorporou à sua IDE o ModelSim, da MentorGraphics.

3 LÓGICA PROGRAMÁVEL NO IFSC

A utilização de Lógica Programável como apoio pedagógico ao ensino de Eletrônica Digital e Arquitetura de Microcontroladores no IFSC teve início no ano de 2001 quando, por iniciativa de um grupo de estudos que contava com professores, alunos e ex-alunos do Curso Técnico de Eletrônica do IFSC, construiu-se um primeiro conjunto didático, apresentado na Figura 2. Este sistema era modular, com um kit central de CPLD baseado no EPM7128 da

ALTERA, e módulos periféricos com funções diversas. O kit foi baseado em um chip da ALTERA, o CPLD EPM7128, da Família MAX7000S. Este Módulo foi utilizado na formação de professores e técnicos, no ambiente de desenvolvimento integrado Max+Plus II, da ALTERA. A utilização do mesmo tornou o aprendizado de eletrônica digital mais atraente e efetivo.

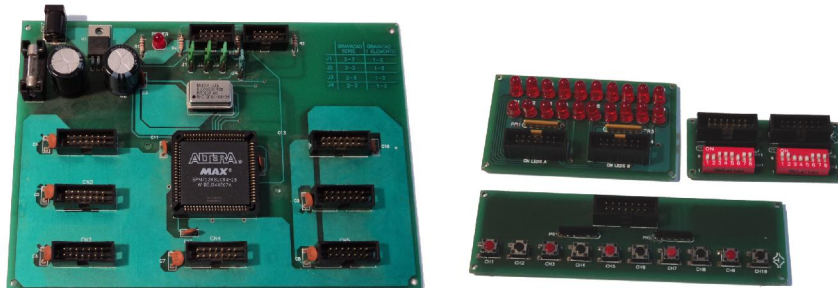


Figura 2: Kit de CPLD desenvolvido no IFSC em 2001.

Um novo conjunto didático, baseado em placas mais compactas e baratas foi desenvolvido em 2003 (MELO & ZAPELINI, 2003), incluindo um kit para o microcontrolador AT89S8252, de arquitetura 8051, proporcionando um ganho de qualidade nos trabalhos desenvolvidos nas disciplinas de Microcontroladores e de Dispositivos Lógicos Programáveis, a partir daquele ano no Curso Técnico de Eletrônica e no Curso Superior de Tecnologia em Sistemas Digitais do IFSC. Devido ao seu baixo custo, a nova placa de CPLD pôde ser adquirida por vários alunos, e o conceito de trabalho experimental ultrapassou as fronteiras da sala de aula: de posse destas ferramentas os alunos podiam testar seus experimentos em casa, em seu próprio tempo, o que incentivou mais a criatividade.

Para dar suporte ao uso dos kits, em aulas práticas e no desenvolvimento de exercícios de projeto, construiu-se um conjunto de páginas de internet com alguma documentação e exemplos de aplicação dos kits e dos periféricos (MELO, 2011).

Em 2007, ministrou-se pela primeira vez a disciplina de Dispositivos Lógicos Programáveis, de 40h, para o Curso de Pós-Graduação “Latu Sensu” em Desenvolvimento de Sistemas Eletrônicos, do Instituto Federal de Santa Catarina.

No ano de 2008, buscando reduzir ainda mais os custos da experimentação didática, desenvolveram-se dois novos kits didáticos, um para microcontroladores PIC, da Microchip, e outro que permite a utilização de duas arquiteturas de microcontroladores da ATMEL, AVR e 8051. Para caracterizar o impacto desta iniciativa, no segundo semestre 2009 praticamente todos os alunos das disciplinas de Microcontroladores do Curso Técnico de Eletrônica e Sistemas Digitais do Curso Superior de Mecatrônica, ambos do IFSC, adquiriram as placas de circuito impresso e os componentes do módulo de microcontroladores, para montarem seus próprios kits.

Em 2010, desenvolveu-se o novo conjunto modular de kits didáticos, descrito na seção 4 deste artigo.

4 KIT MODULAR DE DESENVOLVIMENTO EM SISTEMAS DIGITAIS

O Kit Modular de Desenvolvimento em Sistemas Digitais, com módulo de lógica programável, é uma evolução dos sistemas anteriores. Nesta nova versão, buscou-se a simplificação do seu uso e a uma redução substancial do seu custo, de modo a tornar a sua aquisição e construção acessível aos alunos. Suas principais características são:

- Um novo padrão de conexão dos módulos, permitindo a montagem sobre matriz de contatos, que por ser simples, permite que novos periféricos sejam rapidamente desenvolvidos pelos alunos, em exercícios de projeto;
- O baixo custo das placas, para uma produção em pequena escala;
- Uma construção simples permitindo que os estudantes montem seus próprios módulos.

A Figura 3 mostra o kit de CPLD, baseado no componente EPM7064, da ALTERA. A Figura 4 mostra os kits de microcontrolador AT89S8253 (a) e de Atmega328P (b), e a placa de interface USB (c).

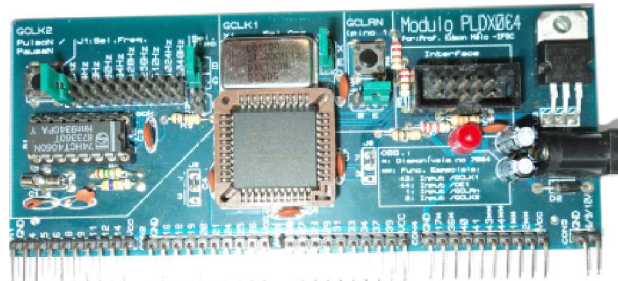
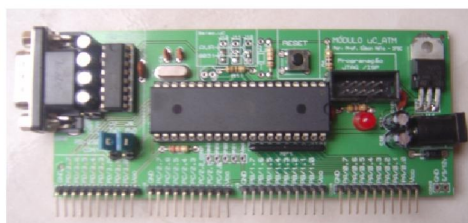


Figura 3: Kit de CPLD de baixo custo.



(a)



(b)



(c)

Figura 4: Outros módulos centrais da plataforma de kits didáticos.

A Figura 5 mostra os módulos periféricos do sistema, que são: a) chaves, b) mostrador de 7 segmentos, c) teclado numérico, d) mostrador de 6 algarismos, e) botões e f) leds.

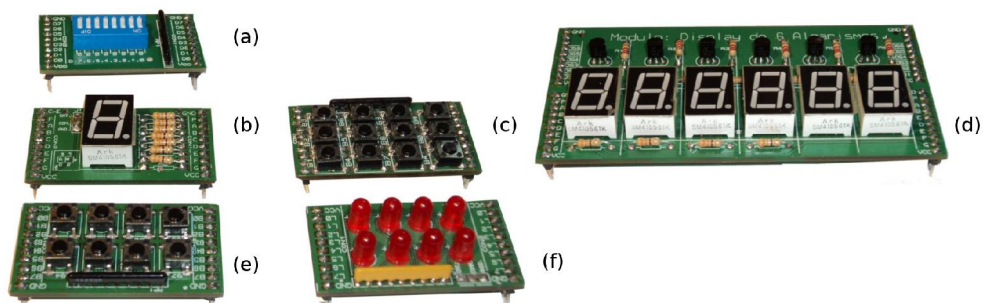


Figura 5: Módulos periféricos do conjunto didático para Sistemas Digitais.

5 O PROJETO “FPGA PARA TODOS”

No final de 2010 iniciou-se, com financiamento do Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq), o Projeto de Disseminação da Tecnologia

de Lógica Programável nos Institutos Federais de Educação, Ciência e Tecnologia. Este projeto prevê três iniciativas básicas:

- um portal dedicado à difusão da tecnologia;
- o desenvolvimento de um novo conjunto de kits didáticos;
- um curso básico de capacitação em Lógica Programável.

5.1 Portal da Lógica Programável

Esta plataforma composta de kits didáticos versáteis e de baixo custo, seguindo os conceitos de facilidade de utilização e de modularidade, já validados na experiência de ensino no IFSC, além de apostilas, tutoriais e projetos de referência, entre outros. Para dar subsídio aos interessados em conhecer e utilizar esta tecnologia, e com o objetivo de atender um público diversificado, desde entusiastas sem formação específica, profissionais da área e professores interessados em atualizar seus cursos, iniciou-se o desenvolvimento de um Portal abordando assuntos relacionados à Lógica Programável e à Microeletrônica, onde se poderão encontrar conteúdos interessantes e dinâmicos sobre a área, como:

- Tutoriais em texto e em vídeo;
- Repositório de documentos;
- Exemplos de aplicação;
- Fóruns;
- Wikis;
- Espaço para troca de experiências e projetos na área.

A Figura 6 apresenta o página principal atual do Portal, que está sendo desenvolvido utilizando a plataforma Joomla!

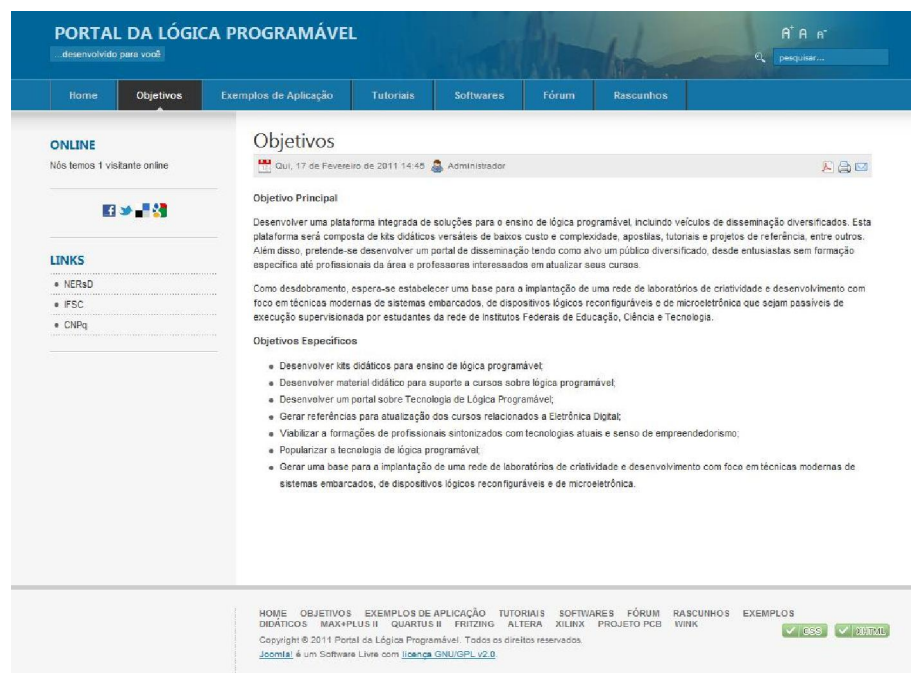


Figura 6: Pagina principal do Portal da Lógica Programável.

5.2 Um curso básico de lógica programável

O Curso Básico de Lógica Programável do Projeto “FPGA para Todos” com uma carga horária prevista de 40 horas-aula, deverá garantir uma compreensão básica dos componentes,

das principais etapas do fluxo de desenvolvimento de um projeto, de sua execução em um ambiente de desenvolvimento e das principais estruturas da linguagem VHDL. Deverá prover suporte à experimentação, apoiada nos kits didáticos, e aos progressos individuais posteriores do aluno, com recursos fornecidos pelo portal.

Uma primeira aplicação do curso permitirá a avaliação do material desenvolvido, orientando ajustes a serem executados.

5.3 Novos kits de lógica programável

Como uma plataforma de suporte ao curso, e à experimentação, um novo conjunto de módulos didáticos está sendo projetado, mantendo as características de modularidade, interdisciplinaridade e baixo custo. O kit de CPLD deve ser atualizado para incluir um componente mais moderno, de maior capacidade e com novos recursos de tecnologia. Ainda, um módulo de FPGA compatível com o conjunto deve ser acrescentado a ele.

O desenvolvimento deste novo conjunto de kits será elaborado após a primeira avaliação dos atuais materiais, nos experimentos do curso básico.

6 EXEMPLO DE PROJETO E MODELO DE DESENVOLVIMENTO

Projetos que apresentem algum desafio estimulam a criatividade dos estudantes. Um protótipo rudimentar de elevador didático, mostrado na Figura 7, foi construído para uso em exercícios de aplicação dos kits didáticos. Para experimentação, sua construção pode ser completada com os seguintes elementos:

- Um módulo central (de CPLD, de microcontrolador ou de USB conectado a um computador) controla o sistema;
- Um módulo de relés comanda o acionamento do motor;
- Um conjunto de interruptores do tipo “fim de curso” determinam o andar em que o elevador se encontra;
- Um módulo de botões permite a chamada do elevador;

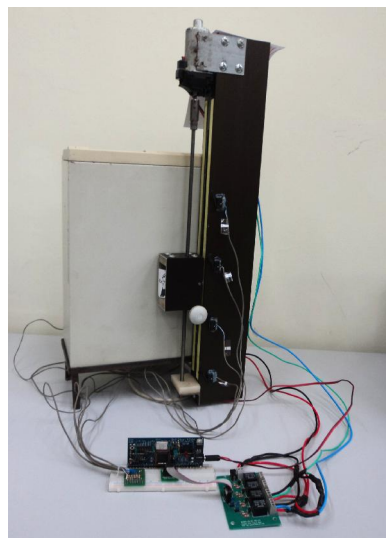


Figura 7: Protótipo de um elevador didático

Aqui, descrevem-se as etapas do projeto da lógica de controle do elevador, para movimento entre dois pisos apenas, e para gravação no kit de CPLD, como seria desenvolvido em um primeiro exemplo em sala de aula.

6.1 Especificação Básica

O equipamento deve se mover entre dois pisos do protótipo, com um botão para comando de subida um para comando de descida, e um botão de emergência, que deve fazer parar imediatamente o motor do elevador. Na partida do sistema, o elevador deve se deslocar para o piso térreo, caso não se encontre ali ou no piso superior. Detalhes técnicos da implementação do circuito e uma nomenclatura para sinais seriam discutidos, para definição do funcionamento desejado da lógica de controle.

6.2 Máquina de Estados

Após um estudo das especificações do sistema, determina-se que uma máquina de estados melhor o descreveria, para a posterior construção do código-fonte em VHDL. O diagrama de estados da máquina, apresentado na Figura 8, é proposto e discutido.

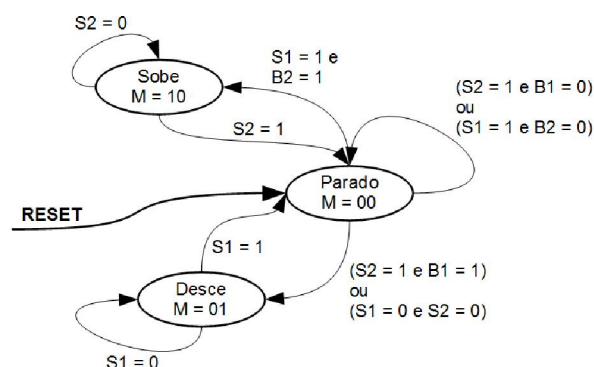


Figura 8: Diagrama de estados para o controle do elevador

6.3 Entrada do Código-fonte, em VHDL

A próxima etapa no projeto consiste na entrada do código-fonte, em VHDL. Deve ser previsto um treinamento básico enfocando o manuseio da ferramenta de edição de código do *Quartus II Web Edition* (Figura 9), de modo a garantir o aproveitamento de seus muitos recursos como colorização de texto, numeração de linhas, gabaritos para as principais estruturas da linguagem, e outros.

```

13 library ieee;
14 use ieee.std_logic_1164.all;
15 use ieee.std_logic_unsigned.all;
16
17
18 Entity elevador is
19
20   port
21   (
22     resetn, clk ,emergencia : in std_logic;
23
24     b1, b2, s1, s2          : in std_logic;
25
26     motor : out std_logic_vector (1 downto 0);
27
28     led_emergnc : OUT STD_LOGIC
29   );
30
31 end entity elevador;
32
33
34 Architecture funcionamento of elevador is
35
  
```

Figura 9: IDE do Quartus II.

6.4 Análise e Síntese

O código gerado em VHDL será verificado nesta etapa, e a síntese gera um arquivo de diagrama de conexões de lógica do componente, que permitirá a etapa de simulação funcional, que se segue.

6.5 Simulação

A simulação funcional RTL (de “*Register Transfer Level*”), por ocorrer em nível de registradores e não de portas lógicas, permite uma verificação inicial da lógica introduzida no projeto. Aqui, o ModelSim é a solução adotada, pois a ferramenta já é incluída no pacote Quartus II Web Edition, da ALTERA. A Figura 10 apresenta os resultados da simulação, um conjunto de formas de onda, nas quais se pode verificar o atendimento às especificações previamente definidas.

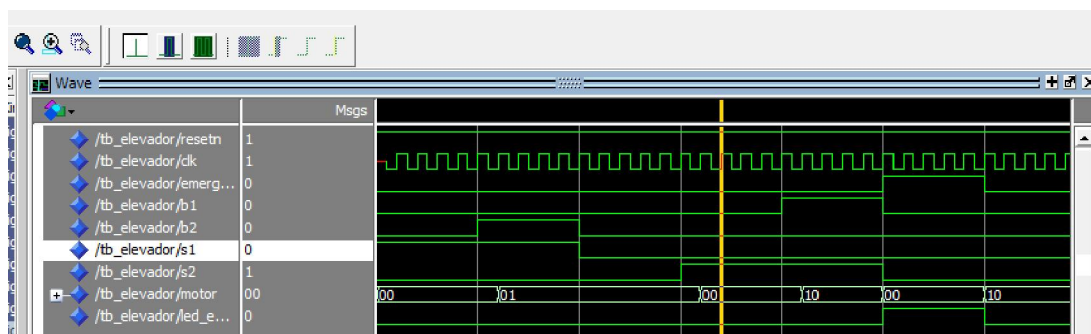


Figura 10: Janela de simulação do ModelSim.

6.6 Roteamento, Compilação Completa, Gravação e Verificação do Funcionamento:

Aqui, se verifica uma vantagem do uso de componentes de lógica programável: A definição dos pinos do projeto no PLD é feita no ambiente do Quartus II, em função das conveniências do sistema. Após uma compilação completa, têm-se o projeto pronto para gravação no PLD.

Uma etapa importante do fluxograma de desenvolvimento com PLDs, a simulação em nível de portas (“*Gate-level simulation*”) não é executada nesta abordagem introdutória, mas deixada para uma etapa posterior do curso.

A gravação do projeto é executada sobre o CPLD, sem que seja necessário removê-lo da placa do kit, e então o sistema poderá ser testado, e o seu funcionamento verificado.

7 CONCLUSÕES

Apresentou-se aqui a experiência de professores do IFSC no desenvolvimento de soluções de suporte ao ensino de Sistemas Digitais.

A Lógica Programável merece um espaço mais significativo nos currículos dos cursos técnicos e superiores de Engenharia e de Tecnologia. Propõe-se aqui que o ensino do tema adote uma abordagem prática aos componentes, linguagens e ambientes de desenvolvimento, aspectos de projeto e construção de circuitos através da experimentação facilitada, a disponibilidade de informação em nosso idioma e uma capacitação introdutória para professores ainda não afeitos à tecnologia.

A expectativa do grupo de professores e alunos envolvidos no “Projeto FPGA para Todos” é que a disponibilização dos diversos recursos didáticos previstos nas suas iniciativas

contribua efetivamente no sentido de popularizar a aplicação da Lógica Programável entre instituições de ensino de nível médio e superior.

Agradecimentos

Os autores agradecem ao Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) pelo apoio financeiro ao projeto “FPGA para Todos”.

REFERÊNCIAS BIBLIOGRÁFICAS

MELO, Francisco Edson Nogueira de. **Kits Didáticos /de Desenvolvimento**. Disponível em: <<http://www.edsonmelo.trix.net/professor/kits/>>. Acesso em: 29 jun. 2011.

MELO, Francisco Edson N. de; ZAPELINI, Wilson B. **Um Equipamento Didático Constituído de Módulos de Microcontrolador e de PLD**. Anais: XXXI Congresso Brasileiro de Ensino de Engenharia. Rio de Janeiro: Instituto Militar de Engenharia, 2003.

MITRA, SRAMANA. **PLD Overview: Xilinx and Altera**. Disponível em: <<http://www.sramanamitra.com/2009/10/14/pld-overview-xilinx-and-altera/>>. Acesso em: 29 jun. 2011.

WINTERGREEN RESEARCH INC. **Programmable Logic ICs Market Shares and Forecasts Worldwide: 2010 to 2016**. Disponível em: <http://wintergreenresearch.com/reports/Programmable_Logic_ICs.htm>. Acesso em: 15 jun. 2011.

XILINX INC. **What is Programmable Logic?** Disponível em: <<http://www.xilinx.com/company/about/programmable.html>>. Acesso em: 29 jun. 2011.

FPGA FOR ALL: A PROGRAMMABLE LOGIC TECHNOLOGY DISSEMINATION PROJECT

***Abstract:** This paper shows the Programmable Logic teaching evolution in Federal Institute of Santa Catarina, ministered in technical and undergraduate courses. This practice made possible the project of an integrated platform to support Programmable Logic teaching, based in a set of three initiatives: a introductory course; a didactic modular system of kits and an internet portal. This proposal begins now to be implemented as a project called “FPGA for All”, funded by Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq).*

Key-words: Programmable Logic, FPGA, didactic kits.