



## **ESTUDO DE CASO ALIANDO SIMULAÇÃO EM SOFTWARE E IMPLEMENTAÇÃO EM FPGA DE TÉCNICAS MIMO PARA A PROMOÇÃO PEDAGÓGICA DO ENSINO EM ENGENHARIA E EMPREENDEDORISMO**

**Matias Américo Bortoluzzi** – matiasbortoluzzi@gmail.com

UFSM, Grupo de Pesquisa em Processamento de Sinais e Comunicações (GPSCom)  
Av. Roraima, nº 1000, Cidade Universitária, Bairro Camobi  
97105-970 – Santa Maria – Rio Grande do Sul

**Ytalo Marin Scherer** – ytalomarin@gmail.com

Universidade Federal de Santa Maria  
Av. Roraima, nº 1000, Cidade Universitária, Bairro Camobi  
97105-970 – Santa Maria – Rio Grande do Sul

**Renato Machado, Dr.** – renatomachado@ufsm.br

UFSM, Grupo de Pesquisa em Processamento de Sinais e Comunicações (GPSCom)  
Av. Roraima, nº 1000, Cidade Universitária, Bairro Camobi  
97105-970 – Santa Maria – Rio Grande do Sul

**Andrei Piccinini Legg, Dr.** – andrei.legg@gmail.com

UFSM, Grupo de Pesquisa em Processamento de Sinais e Comunicações (GPSCom)  
Av. Roraima, nº 1000, Cidade Universitária, Bairro Camobi  
97105-970 – Santa Maria – Rio Grande do Sul

**Osmar Marchi dos Santos, Dr.** – osmar@inf.ufsm.br

UFSM, Grupo de Pesquisa em Processamento de Sinais e Comunicações (GPSCom)  
Av. Roraima, nº 1000, Cidade Universitária, Bairro Camobi  
97105-970 – Santa Maria – Rio Grande do Sul

**Resumo:** *Através da notória falta de conexão entre os universos acadêmico e industrial, este trabalho busca trazer, por meio de um exemplo na área de telecomunicações, microeletrônica e processamento de sinais, um fio condutor que interliga o desenvolvimento teórico/virtual de um conteúdo de engenharia em uma implementação física mais próxima da realidade industrial. Para tanto, um ambiente de simulação em software Matlab, de Co-simulação Matlab/Modelsim e implementação em FPGA (Field-Programmable Gate Array) foi proposto para a simulação de técnicas MIMO (Multiple-Input Multiple-Output) na disciplina de Tópicos Avançados em Telecomunicações, do curso de Engenharia Elétrica da UFSM (Universidade Federal de Santa Maria). Com este estudo, buscou-se propiciar uma visão acadêmica menos distanciada do desenvolvimento tecnológico de produtos, promovendo a*



*inovação e o empreendedorismo como prática escolar, e a atração do público alvo no ambiente de engenharia por meio de uma intervenção pedagógica bem sucedida.*

**Palavras-chave:** Acadêmico, Industrial, Inovação Tecnológica, Empreendedorismo, Intervenção Pedagógica.

## 1. INTRODUÇÃO

Em um ambiente de ensino de engenharia é fundamental que a teoria não seja desvinculada de seu viés prático e, se possível, consiga fomentar no discente a possibilidade de empreender. Para atingir esse objetivo é fundamental que a apresentação dos conteúdos seja carregada de intencionalidade (GARRIDO & LIMA, 2006) por parte do professor. A grande questão é como promover uma atividade docente capaz de despertar no aluno um sentimento que o atrai para a temática em estudo? Uma das possíveis soluções é identificar a realidade dos alunos que chegam à escola, ou melhor, compreendê-los como sujeitos socioculturais, superando a visão homogeneizante e estereotipada da noção de aluno (DAYRELL, 1999). Em outras palavras, cada aluno é singular e necessita de uma contextualização própria com seu modo de vida e com sua historicidade, a fim de cativá-lo para o conhecimento. Nota-se, no entanto, devido a infinidade de possibilidades, que esta não é uma tarefa fácil.

Nesse sentido, este trabalho traz um exemplo, que ainda se encontra em fase de testes com alunos de Engenharia Elétrica, no qual um simulador de técnicas de comunicação MIMO apresenta diferentes fases que navegam desde as etapas de simulação em ambiente totalmente virtual em *software* Matlab, seguindo para um ambiente de Co-simulação Matlab/Modelsim, e finalizando em uma implementação em FPGA. Através deste simulador será possível pormenorizar etapas que são de mais alto nível na simulação Matlab, graças a implementação em linguagem de descrição de *hardware* (HDL), que combinada ao ambiente de co-simulação, permite a visualização em tempo real dos sinais produzidos pelos blocos transmissor e receptor, na emulação de uma comunicação sem fio.

Uma outra possibilidade para este trabalho é vislumbrá-lo como um elo de ligação entre um trabalho meramente teórico para uma implementação física em FPGA. Neste quesito, a implementação em *hardware* FPGA, parte integrante deste trabalho, é considerada um ambiente de prototipação largamente utilizado na indústria e substancialmente mais próximo de um produto final.

## 2. SISTEMA PROPOSTO

### 2.1. Sistema de Comunicação Digital

Um sistema de comunicação digital ilustrado esquematicamente pelo diagrama de blocos apresentado na Figura 1 pode ser funcionalmente descrito, conforme (HAYKIN, 2004), em termos de dois blocos principais: transmissor e receptor.

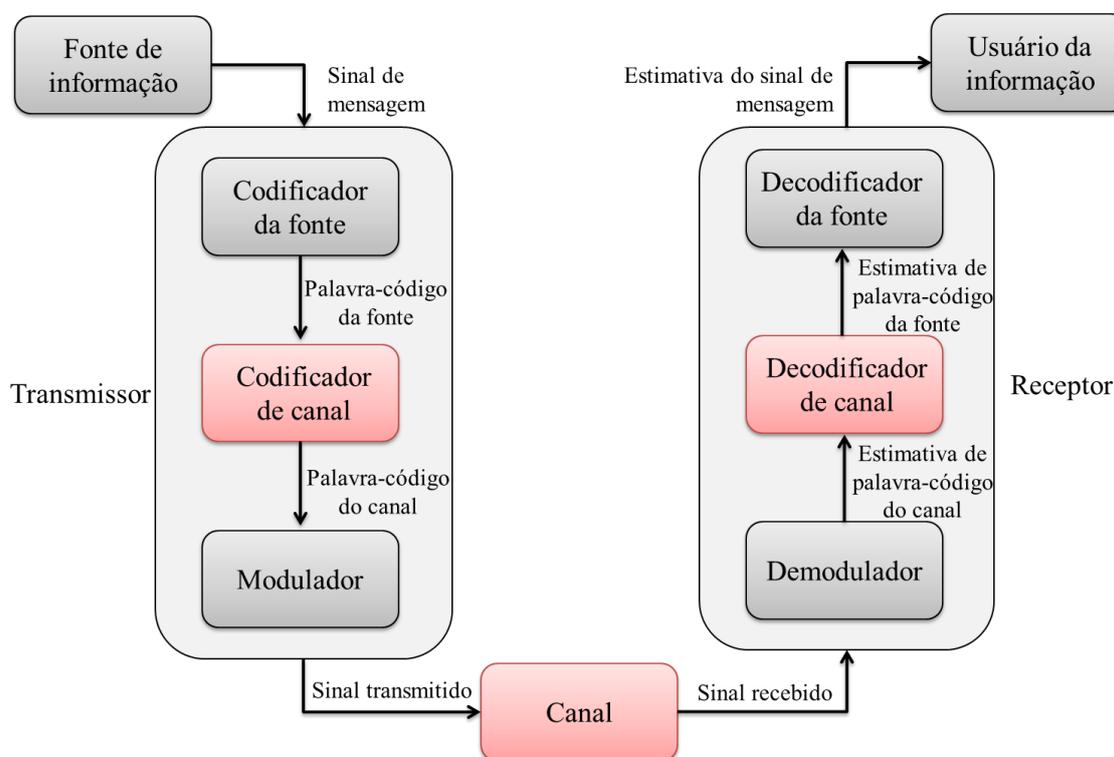


Figura 1 - Sistema de comunicação digital

O codificador de fonte elimina redundâncias presentes no sinal de mensagem, sendo responsável portanto, pela utilização eficiente do canal. O processamento resultante segue para o codificador de canal que produz uma redundância controlada e conhecida à informação. Sua função é tornar a transmissão mais confiável através de algum tipo de processamento matemático no sinal. Uma consequência imediata do codificador de canal é que devido a inserção de redundância ocorre um aumento do número de símbolos de  $k$  para  $n$ , em que  $n > k$ . Outra consequência da codificação de canal é que, em geral, ocorre uma diminuição da taxa de transmissão de dados, ou o aumento da largura da faixa de frequência do canal.

Após o processamento no codificador de canal a sequência de símbolos vai para o modulador que representa cada símbolo da palavra-código do canal em um símbolo analógico correspondente, adequado para transmissão. As informações, agora analógicas, são irradiadas no canal de comunicação onde são submetidas aos efeitos aleatórios do canal.

No demodulador as formas de onda recebidas corrompidas pelo canal são convertidas em uma sequência de símbolos. Esta sequência, provavelmente corrompida, vai para o decodificador de canal que, conhecendo a redundância introduzida pelo codificador de canal e as características desse canal, decodifica a sequência recebida em uma tentativa de reproduzir os mesmos símbolos que foram enviados.

## 2.2. Materiais e Métodos

Buscando aliar um ambiente de simulação Matlab, co-simulação e implementação em FPGA, a estrutura de blocos mostrada na Figura 2, apresenta o procedimento básico seguido nesse trabalho.

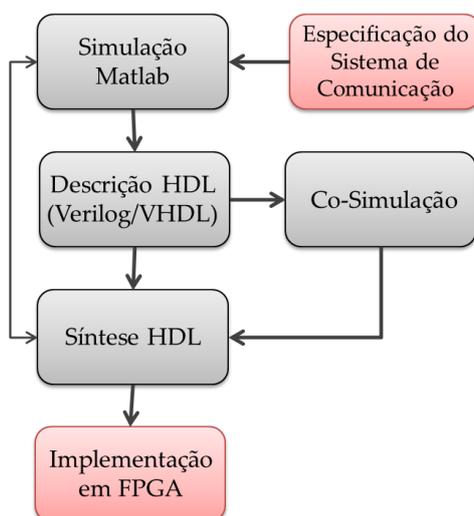


Figura 2 - Fluxograma para este estudo de caso

### ***Especificação do Sistema de Comunicação***

A *especificação do sistema* é a etapa primária do processo. Para o protótipo experimental requerido para este trabalho foi escolhido o esquema SISO (*Single-Input Single Output*), ou seja, apenas uma antena no transmissor e outra no receptor.

### ***Simulação em Software Matlab***

Matlab é uma linguagem de alto nível para computação numérica, visualização e programação. É largamente utilizada no universo da engenharia. A simulação em *software* Matlab determina virtualmente o comportamento da técnica de comunicação.

### ***Descrição HDL***

A *descrição HDL (Hardware Description Language)* em Verilog, ou VHDL, representa circuitos físicos, nos quais os comandos são de execução simultânea, em apenas um ciclo de *clock*, diferenciando-se, desta forma, da execução sequencial de uma linguagem de programação como o Assembly, por exemplo. Para o teste comportamental de um circuito (*debug*), além do código principal, é necessário a escrita de um código auxiliar chamado *testbench*. Este código auxiliar, geralmente na mesma linguagem HDL do código principal, serve para criar uma sequência predeterminada de sinais nas entradas do circuito, a fim de conferir as saídas. A ferramenta utilizada nesse trabalho para esse fim foi o simulador lógico ModelSim.

### ***Síntese HDL***

A *síntese lógica HDL* faz o uso de um sintetizador que traduz o código HDL de alto nível para uma representação RTL (*Register Transfer Level*) do circuito (nível de

esquemático). Um RTL é composto basicamente por equações booleanas que são, nessa etapa, simplificadas de modo a eliminar redundâncias e deixar o circuito final mais rápido (atrasos internos menores) e com menor área ocupada. É importante salientar que na síntese lógica o projeto é, ainda, independente da tecnologia. A descrição textual do esquemático do circuito gera o *netlist* que finaliza a síntese lógica. O *netlist* é uma listagem dos componentes do circuito e de sua interconexão. A geração do *netlist* pode ser feita diretamente da captura de esquemático ou da síntese de um código HDL. O esquemático (nível de abstração RTL do circuito) é a representação gráfica de um *netlist*.

### Co-simulação

Conforme fora visto, o *testbench* é um código HDL não sintetizável cuja função é gerar estímulos nas entradas do *design* digital sob teste. A avaliação dos sinais de saída é, na maioria das vezes, realizada por inspeção visual em gráficos gerados em um simulador HDL, no caso o ModelSim. Essa metodologia, embora eficaz, as vezes não é suficiente. Por exemplo, no *design* digital proposto neste trabalho, há a necessidade de geração de canais aleatórios que é uma tarefa bastante complicada para um *testbench*. Para estes problemas a co-simulação, cujo objetivo é a criação de um *link* bidirecional e rápido entre Modelsim e Matlab/Simulink torna-se extremamente atrativa.

A Figura 3 mostra o esquema básico de funcionamento da co-simulação, no qual os estímulos de entrada do *design* HDL são gerados pelo Matlab e para lá também migram os sinais de saída, em uma operação de compartilhamento de *Workspace* (BORTOLUZZI & MACHADO, 2012).

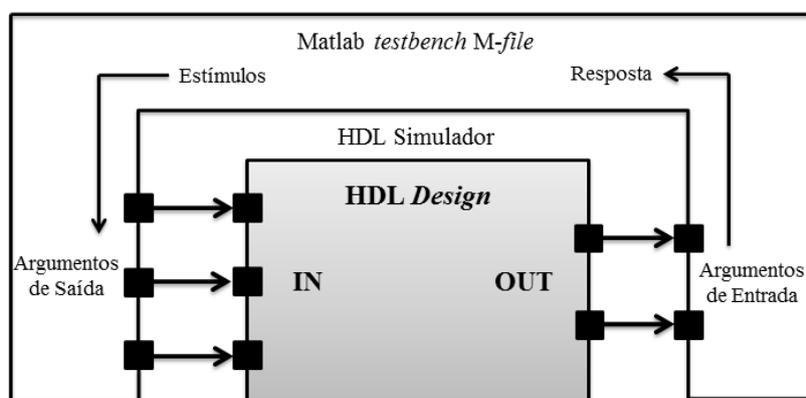


Figura 3 - Visão geral sobre o interfaceamento Matlab/Modelsim

### Implementação em FPGA

Pela sua característica configurável, os dispositivos FPGAs possuem aplicação bastante difundida nas etapas de *prototipagem* de circuitos, anteriores à confecção de circuitos ASICs (*Application-Specific Integrated Circuit*). Um ASIC, ao contrário de uma FPGA, é um circuito destinado a execução de uma tarefa específica, possuindo, muito provavelmente, menor consumo, melhor desempenho e menor custo quando em produção seriada. No entanto, no que diz respeito ao projeto digital uma FPGA possui características bastante similares as de um ASIC.

Uma vez que o *netlist* tenha sido especificado na etapa de síntese lógica, pode-se entrar na fase de *implementação*. Em linhas gerais, a implementação consiste na adequação de um modelo conceitual (circuito genérico - *netlist*) para uma tecnologia alvo, deixando-o pronto para ser gravado na FPGA. Isso se faz necessário, pois o *netlist* descreve apenas os componentes do circuito e como os mesmos são interconectados.

A implementação pode ser dividida em três etapas subsequentes:

1. *Mapping* (mapeamento): o circuito lógico otimizado (*netlist* genérico) é mapeado para uma estrutura lógica disponível e específica de cada dispositivo FPGA. Caso não haja nenhuma restrição para este mapeamento o *design* é dito sintetizável.
2. *Place* (posicionamento): uma vez conhecidas as unidades lógicas da FPGA que sintetizam a descrição funcional proposta, ocorre o posicionamento dessas unidades lógicas.
3. *Route* (roteamento): são estabelecidas rotas de conexão entre as portas lógicas e entre estas e os pinos de entrada e saída, através de um algoritmo que busca estabelecer caminhos que maximizem a velocidade das conexões críticas, sem no entanto, burlar as regras de projeto do dispositivo.

Para o kit de desenvolvimento Altera Stratix II NIOS utilizado neste trabalho, a ferramenta para a etapa de implementação foi o *software* Quartus II.

### 2.3. Protótipo Proposto

O esquema SISO foi adotado inicialmente em função de sua simplicidade, dada a característica de protótipo que se busca com este trabalho, e por fornecer a base para implementação de técnicas MIMO, através da alteração de alguns blocos implementados em linguagem HDL.

Para que o protótipo proposto neste trabalho atinja seus objetivos, isto é, promova uma metodologia pedagógica com intervenção positiva no ambiente de engenharia e que, ainda, desperte o espírito empreendedor pela proximidade entre o resultado acadêmico e a indústria, são necessárias, tanto quanto possível, as seguintes características:

- Conexão organizada de etapas, conduzindo um projeto em ambiente estritamente virtual para uma implementação física, que está substancialmente mais próximo do cotidiano do aluno.
- Possibilidade de visualização gráfica do processamento de sinal ocorrido na técnica de comunicação sob análise.
- A implementação deve estar tão próxima quanto possível de um produto final, de modo que o aluno consiga visualizar alternativas que o permitam empreender na temática abordada, no caso, comunicações sem fio.

Algumas outras características subjacentes ao objetivo principal deste trabalho foram atingidas e são listadas (BORTOLUZZI & MACHADO, Plataforma Matlab/FPGA com Otimização de Performance para Simulação de Sistemas MIMO, 2013):

- Avaliação das extremamente rápida graças ao alto potencial de processamento da FPGA (*hardware* dedicado), quando comparado com simulações em linguagens de alto nível como C, C++, ou Matlab;
- Plataforma em *hardware* configurável (característica própria dos dispositivos FPGA) para analisar diferentes técnicas de comunicação;

- Flexibilidade garantida pela utilização do Matlab como fonte de dados para a FPGA. Por exemplo, a FPGA pode emular qualquer modelo de canal previamente estabelecido em ambiente Matlab;
- Versatilidade para alteração dos blocos implementados em *hardware*. O sistema de comunicação foi pensado em blocos, justamente para permitir fácil expansão e/ou modificação da técnica de comunicação implementada;
- Proximidade de um dispositivo ASIC.

## 2.4. Resultados

Como parte do processo metodológico de ensino para o protótipo proposto, na Figura 4 é apresentado o resultado da simulação Matlab, co-simulação Matlab/ModelSim e simulação em FPGA em um sistema SISO. Em todas as simulações são alterados os tamanhos de  $w$ , que é o tamanho da memória que armazena as informações do canal emulado na simulação. Observe que o decrescimento da taxa de erro de bit (BER) é acompanhada pelo crescimento da SNR (*signal-to-noise ratio*), assim como as curvas tendem a convergir para a curva teórica (pontilhada) com o aumento do tamanho das memórias ( $w$ ). Esse teste foi realizado para otimizar o tamanho das memórias da FPGA. É interessante, neste ponto, atentarmos para os resultados similares obtidos nos gráficos (1, 2 e 3), pareados lado a lado. Com este teste, é possível assegurar que os gráficos resultantes da metodologia de ensino empregada, na qual há um processo evolutivo desde a simulação em ambiente virtual até a implementação física, mais próxima de um produto final, traz o mesmo resultado.

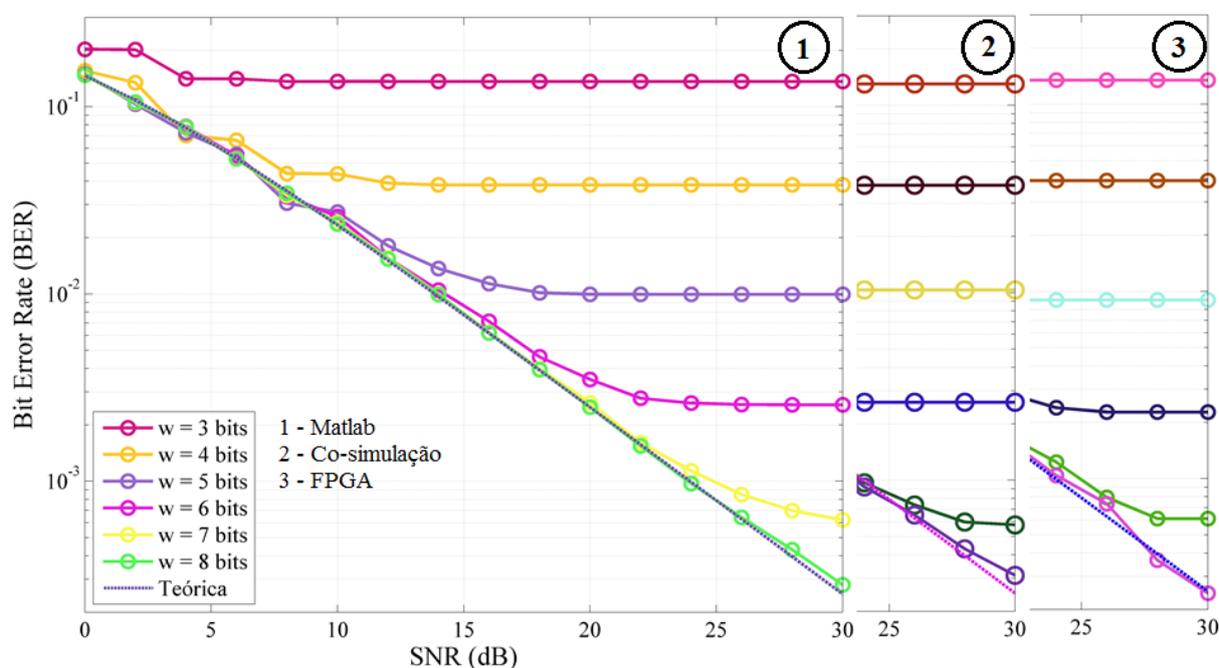


Figura 4 - Resultados da simulação Matlab, co-simulação e simulação em FPGA  
 Adaptado de (BORTOLUZZI & MACHADO, 2012)

Baseado nesse fluxo de trabalho, o professor pode conduzir os conteúdos, no caso específico da disciplina de Tópicos Avançados em Telecomunicações, para um contexto de



aprendizado mais amplo e concatenado à realidade industrial e, claro, muito mais próximo da realidade vivenciada fora da sala de aula. Neste ambiente de singular proximidade com a realidade industrial, a possibilidade de inovação tecnológica e empreendedorismo tende a se tornar recorrente, em um cenário de extensão universitária.

Outro grande benefício desta metodologia é a possibilidade de visualização gráfica (na co-simulação) em tempo real da simulação, observando o comportamento do processamento de sinal inerente à técnica de comunicação em estudo. Além disso, o professor poderá demonstrar o funcionamento do sistema de comunicação e obter as curvas de desempenho em um curto intervalo de tempo, graças ao elevado poder de processamento da FPGA, permitindo ao aluno observar o comportamento real de um *link* de comunicação sem fio (Brasil Patente Nº BR 10 2014 002736 0, 2014). Deste modo, será possível instigar o interesse do aluno pelo conteúdo em questão, potencializando o seu aprendizado.

### 3. CONSIDERAÇÕES FINAIS

Na busca por apresentar um elo de conexão entre o mundo virtual de simulação em *software* (mais acadêmico) com a realidade de implementação física (mais próxima da indústria), este trabalho buscou apresentar uma metodologia de ensino para a disciplina de Tópicos Avançados em Telecomunicações, e disciplinas que tenham temáticas similares. Através desta intervenção pedagógica, objetivou-se aproximar o universo acadêmico da realidade da industrial, trazendo o discente para um cenário de preparação para o mercado de trabalho, através da perspectiva de aproximação de realidade. Como outro resultado possível e consequência desta aproximação de realidade está o fomento ao empreendedorismo.

Como trabalho futuro objetiva-se realizar uma pesquisa qualitativa em turmas com temáticas afins da disciplina de Tópicos Avançados em Telecomunicações a fim de coletar, dentro outras informações, a influência da metodologia na aprendizagem nos alunos no contexto escolar; o aumento pelo interesse pelo conteúdo; a capacidade de retenção e redução de evasão dos alunos; e o interesse potencial em inovar/empreender em áreas correlatas.

#### *Agradecimentos*

À Universidade Federal de Santa Maria pela possibilidade de execução deste trabalho; ao CNPq pelo auxílio financeiro e aos professores Renato, Andrei e Osmar pela orientação.

### REFERÊNCIAS BIBLIOGRÁFICAS

BORTOLUZZI, M. A., & MACHADO, R. (2012). Implementação de Técnicas de Codificação de Canal em FPGA. 76 p. Santa Maria, RS, Brasil: UNIVERSIDADE FEDERAL DE SANTA MARIA.

BORTOLUZZI, M. A., & MACHADO, R. (2013). Plataforma Matlab/FPGA com Otimização de Performance para Simulação de Sistemas MIMO. Fortaleza, Brasil: XXXI Simpósio Brasileiro de Telecomunicações.

BORTOLUZZI, M. A., MÜLLER, C., MACHADO, R., LEGG, A. P., GOMES, N. R., & DOS

SANTOS, O. M. (2014). *Brasil Patente Nº BR 10 2014 002736 0*.



DAYRELL, J. T. (1999). A Escola como Espaço Sócio-Cultural.

GARRIDO, P. S., & LIMA, M. S. (2006). Estágio e Docência: Diferentes Concepções. *Póiesis*, 5-24.

HAYKIN, S. (2004). *Sistemas de Comunicação Analógicos e Digitais*. Artmed Editora S.A.

## **CASE STUDY COMBINING SOFTWARE SIMULATION AND FPGA IMPLEMENTATION OF MIMO TECHNIQUES FOR THE EDUCATIONAL PROMOTION OF ENGINEERING EDUCATION AND ENTREPRENEURSHIP**

**Abstract:** *Through the notorious connection lack between academic and industrial worlds, this work aim to bring, with a case study, a line that links the theoretical/virtual development of an engineering content in a physical implementation closer to the industrial reality. In this way, a simulation environment in Matlab, Matlab/ModelSim Co-simulation and FPGA (Field-Programmable Gate Array) implementation was proposed for the MIMO (Multiple-Input Multiple-Output) simulation techniques in the discipline of Advanced Topics in Telecommunications from Electrical Engineering course at UFSM (Federal University of Santa Maria). In this research, we look forward to closer academic view of technological product development, promoting innovation and entrepreneurship as school practice, and attracting the target audience in the engineering environment, through a successful educational intervention.*

**Key-words:** *Academic, Industrial, Innovation, Entrepreneurship, Educational Intervention.*